

(12) 特許協力条約に基づいて公開された国際公開

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2003 年 11 月 27 日 (27.11.2003)

PCT

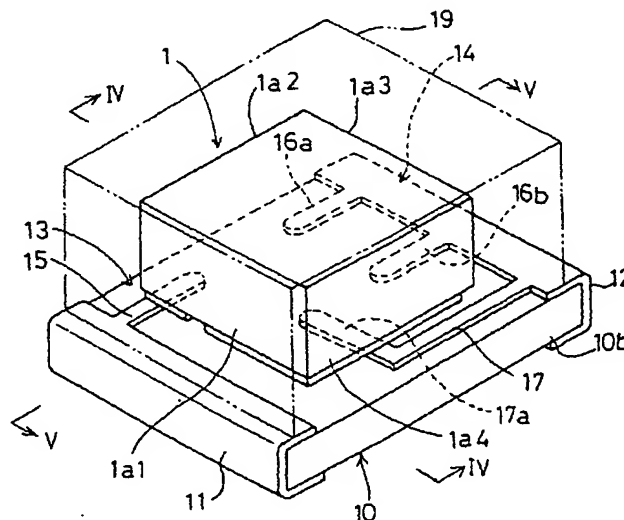
(10) 国際公開番号
WO 03/098709 A1

- (51) 国際特許分類: H01L 33/00 (72) 発明者; および
(21) 国際出願番号: PCT/JP03/04821 (75) 発明者/出願人 (米国についてのみ): 磯川 慎二
(22) 国際出願日: 2003 年 4 月 16 日 (16.04.2003) (ISOKAWA, Shinji) [JP/JP]; 〒615-8585 京都府 京都市 右京区西院溝崎町 2 1 番地 ローム株式会社 内
(25) 国際出願の言語: 日本語 (74) 代理人: 石井 暁夫, 外 (ISHII, Akeo et al.); 〒530-0041 大阪府 大阪市北区天神橋 2 丁目北 1 番 21 号 八千代ビル東館 Osaka (JP).
(26) 国際公開の言語: 日本語
(30) 優先権データ: 特願 2002-146657 2002 年 5 月 21 日 (21.05.2002) JP (81) 指定国 (国内): CN, KR, US.
(71) 出願人 (米国を除く全ての指定国について): ローム株式会社 (ROHM CO., LTD.) [JP/JP]; 〒615-8585 京都府 京都市 右京区西院溝崎町 2 1 番地 Kyoto (JP). (84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, SE, SI, SK, TR).

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE USING SEMICONDUCTOR CHIP

(54) 発明の名称: 半導体チップを使用した半導体装置



(57) Abstract: A semiconductor chip (1) comprises a first electrode section (2) formed at one corner of a crystal substrate (1a) generally rectangular when viewed from above and a second electrode section (3) formed along two sides of the crystal substrate (1a) containing a corner diagonally opposed to the above-mentioned corner. The first and second electrode sections (2, 3) are connected to a first lead section (15) and second lead sections (16a, 16b) formed on a circuit substrate (10) with solder paste (20). The narrow first lead section (15) extends and crosses one side of the crystal substrate (1a), and the second lead sections (16a, 16b) extends in the reverse direction to that the first lead section (15) extends. The first lead section (15) and the second lead section (16b) are biased by adequate lengths from each other. As a result, the semiconductor chip (1) can be prevented from being fixed atilt on the surface of the circuit substrate (10) because of the surface tension of molten solder.

(57) 要約: 平面視略四角形状の結晶基板 1 a の一つの角部に形成された 1 つの第 1 電極部 2 と、前記 1 つの角部に対して対角線上に位置する他の角部を挟む結晶基板 1 a の 2 側辺に沿って形成された第 2 電極部 3 とを備えた半導体チップ 1 を、その第 1 電

[続葉有]



添付公開書類:
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

極部2及び第2電極部3と、回路基板10の表面に形成された第1リード部15と、複数本の第2リード部16a、16bとを、それぞれ半田ペースト20により接合するに際して、細巾の1本の第1リード部15は結晶基板1aにおける1側辺と交差するように伸び、複数の第2リード部16a、16bは、第1リード部15と反対向きに延び、且つ第1リード部15及び第2リード部16bは、互いに適宜寸法だけ偏倚して配置されている。これにより、溶融半田の表面張力による半導体チップ1が回路基板10の表面で傾いた姿勢で固定されるのを防止する。

明 細 書

半導体チップを使用した半導体装置

技術分野

本発明は、半導体チップを使用した半導体装置であって、片面に第1電極部と第2電極部とが形成された半導体チップを、回路基板の表面に形成した一对の外部接続用電極に半田接続した構成に関するものである。

背景技術

従来、例えば、先行技術の特開平11-121797号公報や特開2002-94123号公報に開示されているように、表面実装型の発光ダイオードに搭載される半導体チップとしての発光ダイオードチップ（発光素子チップ）1は、発光源が窒化ガリウム系化合物半導体であって、サファイアガラスを用いた結晶基板の片面に複数の半導体薄膜層を、従来から周知の有機金属気相成長法によって成膜されている。この薄膜積層体は、図1（a）及び図1（b）に示すごとく、透明なサファイアガラスを用いた平面視四角形状の結晶基板1aの表面から順にGa_{0.5}N_{0.5}バッファ層1b、n型Ga_{0.5}N_{0.5}層1c、InGa_{0.5}N_{0.5}活性層1d、p型AlGa_{0.5}N_{0.5}層1e、及びp型Ga_{0.5}N_{0.5}層1fであって、ダブルヘテロ構造をなす。

前記n型Ga_{0.5}N_{0.5}層1cの1つのコーナー部（角部）の上面はエッチングにより段差状に除去されている。この除去された部分にTi及びAuの積層膜とその上にNiとAuの積層膜とを重ねたn側電極2（以下、第1電極部という）が蒸着法によって形成されている。また、前記エッチングによる除去部分を除いた最上層のp型Ga_{0.5}N_{0.5}層1fの上面には、NiとAuの積層膜からなるp型電極3（以下、第2電極部という）が前記と同様に蒸着法によって形成されている。

そして、前記先行技術では、前記発光素子チップ1における第1電極

部 2 及び第 2 電極部 3 の各上面には金（Au）を原料とするバンプ部が設けられている。そして、これらバンプ部をチップ型の回路基板の表面に形成された一対の外部接続用電極に対して接続固定するように構成されていた。

しかしながら、前記バンプ部は金（Au）を原料とするので、製造コストが高くなるという問題があった。また、発光素子チップ 1（半導体チップ）を回路基板に押圧して、前記バンプ部を介して外部接続用電極に固定する方法では、回路基板に対する発光素子チップの接近時の姿勢そのままで固定されてしまい、以下のような装着時の姿勢のバラツキを修正することができなかった。

この金製のバンプ部に代えて、半田ペースト等の加熱溶融性のダイボンディング剤による接続固定が考えられた。即ち、前記ダイボンディング剤の適宜量を、前記回路基板における各外部接続用電極の表面に塗着し、このダイボンディング剤の上に、半導体チップを載せる。この状態で、前記ダイボンディング剤を、加熱にて一旦溶融したのち凝固するという方法を採用していると、以下に述べるような問題があった。

即ち、前記外部接続用電極の表面に塗着したダイボンディング剤は、当該ダイボンディング剤を加熱にて溶融したとき、前記外部接続用電極の表面の四方に大きく広がる。この溶融ダイボンディング剤に載っている半導体チップも、前記溶融ダイボンディング剤の四方への広がりによって、外部接続用電極の表面に沿って、設定された中心からずれるように横移動し、この中心からずれ移動した位置において、前記溶融ダイボンディング剤の凝固にて外部接続用電極部に対して固定されることになる。

そして、従来の前記回路基板の表面に形成された一対の外部接続用電極の表面積が大きいことも相俟って、前記横ずれ量が大きくなるという問題があった。

また、例えば、平面視四角形状の回路基板の左右側縁と同じく平面視四角形状の半導体チップの左右側縁とが平面視で非平行状の状態（傾い

た状態)で、前記外部接続用電極に対して半導体チップが供給された場合に、この傾いた姿勢は修正されることなく前記非平行状の状態のまま外部接続用電極に固定されることになる。

従って、回路基板における外部接続用電極にダイボンディングした半導体チップを合成樹脂製のモールド部にてパッケージする場合には、当該モールド部にてパッケージする半導体チップが前記したように中心からずれ移動すること、及びその各側縁が回路基板の各側縁と非平行の傾いた姿勢になることを見込み、このいずれの場合においても、当該モールド部にて完全にパッケージできるように、このモールド部の大きさを大きくしなければならないから、半導体装置の大型化及び重量のアップを招来するのであった。

特に、前記半導体装置が、半導体チップを発光ダイオードチップとし、且つ、モールド部が透明合成樹脂製であるようなチップ型LEDである場合には、前記した中心から半導体チップがずれ移動すること、及び発光ダイオードチップの各側面が回路基板の各側面と非平行の傾いた姿勢になることにより、発光ダイオードチップからの光の指向性が変化するから、光の指向性のバラ付きが大きくなるのである。

本発明は、これらの問題を解消することを技術的課題とするものである。

発明の開示

この技術的課題を達成するため、本発明の第1の局面は、平面視略四角形状の結晶基板の片面に、当該結晶基板の一つの角部に形成された1つの小さい領域の第1電極部と、該第1電極部と対峙し且つ前記1つの角部に対して対角線上に位置する他の角部を含み、当該他の角部を挟む結晶基板の2側辺に沿って伸びるように形成された大きい領域の第2電極部とを備えた半導体チップと、前記第1電極部及び第2電極部とにそれぞれ半田ペースト等の加熱溶融性のダイボンディング剤により接合される一対の外部接続用電極が表面に形成された回路基板とからなり、前記外部接続用電極は、前記第1電極部に接続する第1リード部を有する

第 1 外部接続用電極と、前記第 2 電極部に接続する第 2 リード部を有する第 2 外部接続用電極とにより構成され、前記第 1 外部接続用電極における細巾の第 1 リード部は、前記結晶基板における 1 側辺と交差するように伸び、前記第 2 外部接続用電極における少なくとも一本の細巾に形成された第 2 リード部は、前記第 1 リード部が伸びる方向と反対向きに延び、且つ前記第 1 リード部が交差する前記 1 側辺と略平行な結晶基板の 1 側辺に対して交差するように伸びており、前記第 1 リード部及び第 2 リード部は、互いに適宜寸法だけ偏倚して配置されていることを特徴とするものである。

本発明の第 2 の局面は、半導体チップを使用した半導体装置において、平面視略四角形状の結晶基板の片面に、当該結晶基板の一つの角部に形成された 1 つの小さい領域の第 1 電極部と、該第 1 電極部と対峙し且つ前記 1 つの角部に対して対角線上に位置する他の角部を含み、当該他の角部を挟む結晶基板の 2 側辺に沿って伸びるように形成された大きい領域の第 2 電極部とを備えた半導体チップと、前記第 1 電極部及び第 2 電極部とにそれぞれ半田ペースト等の加熱溶解性のダイボンディング剤により接合される一対の外部接続用電極が表面に形成された回路基板とからなり、前記外部接続用電極は、前記第 1 電極部に接続する第 1 リード部を有する第 1 外部接続用電極と、前記第 2 電極部に接続する第 2 リード部を有する第 2 外部接続用電極とにより構成され、前記第 1 外部接続用電極における細巾の第 1 リード部は、前記結晶基板における 1 側辺と交差するように伸び、前記第 2 外部接続用電極における少なくとも一本の細巾に形成された第 2 リード部は、前記第 1 リード部が伸びる方向と反対向きに延び、且つ前記第 1 リード部が交差する前記 1 側辺と略平行な結晶基板の 1 側辺に対して交差するように伸びており、前記第 2 リード部の先端部には前記第 2 電極部と接続し、且つ前記第 1 リード部と平行状であって、適宜寸法だけ偏倚して配置される先端電極片を有していることを特徴とするものである。

前記第 1 及び第 2 の局面による発明では、回路基板の表面に設けられ

た前記第 1 外部接続用電極及び第 2 外部接続用電極に半田ペースト等の加熱溶融性のダイボンディング剤を塗布した後、これらに半導体チップの第 1 電極部及び第 2 電極部をそれぞれ対応させて合わせるように載せる。

その場合、第 1 外部接続用電極に前記半導体チップにおける 1 つの角部に形成された小さい領域の第 1 電極部が合わさる一方、半導体チップにおける前記第 1 電極部を囲み、且つ前記 1 つの角部と対角線上に位置する他の角部を含むような大きい面積の第 2 電極部が前記第 2 外部接続用電極に合わさる。

これにより、溶融したダイボンディング剤は、各外部接続用電極の表面を四方に広がり、特に細巾のリード部の表面に沿い且つ半導体チップ（結晶基板）の側辺から伸びる方向に広がる。そして、前記各リード部と半導体チップの側辺との交差部においては、当該半導体チップの側辺に沿っても溶融ダイボンディング剤が広がる。そのときの溶融したダイボンディング剤の表面張力が前記各リード部とそれに交差する半導体チップ（結晶基板）の側辺とに同時に作用するので、各 1 リード部の伸びる方向と、それに交差する結晶基板の側辺との交差角度が略 90 度になるように自動的に姿勢変更されるというセルフアライメント現象が発生する。

特に、第 1 の局面の発明のように、細巾の第 1 リード部と第 2 リード部とを適宜偏倚させるように配置することにより、第 2 リード部の延長線が半導体チップの平面視の面積の中心部に近い位置になるように第 1 外部接続用電極を形成したとき、第 1 リード部（第 1 外部接続用電極）が、前記半導体チップの中心部から遠くに離れた角部の第 1 電極部に合わさることになる。従って、前記第 1 リード部が半導体チップの側辺から突出する位置は、第 2 リード部が半導体チップの側辺から突出する位置よりも当該半導体チップの平面視の面積の中心部から遠い位置にあるから、前記表面張力が作用するモーメント力（半導体チップをその中心点回りに回動させる力）は、第 1 リード部側で大きくなるので、前記第

1 リード部及び第 2 リード部の伸びる方向と交差する結晶基板の 2 つの相対向する側辺が、前記両リード部の伸びる方向に対して直交しない非平行の向き姿勢（つまり、傾き姿勢）で載せられた場合にも、前記第 1 リード部及び第 2 リード部の伸びる方向と、それに交差する結晶基板の 2 つの相対向する側辺との交差角度が略 90 度になるように自動的に姿勢変更される作用が強くなるのである。

このように、溶融したダイボンディング剤の表面張力によるセルフアライメントによって、前記四角形の半導体チップは、その傾き姿勢が無くなるように自動的に修正されるとともに、当該半導体チップを回路基板の中心に正確に位置するように自動的に修正されることになる。

この状態で冷却により、前記溶融したダイボンディング剤が固化すると、前記自動修正された姿勢で、半導体チップが回路基板に対して固定されるのである。第 2 の局面の発明によれば、前記第 2 外部接続用電極には、前記第 1 リード部が伸びる方向と反対向きに延び、且つ前記第 1 リード部が交差する 1 側辺と略平行な結晶基板の 1 側辺と交差するように伸びる少なくとも一本の細巾の第 2 リード部を有する。前記第 2 リード部の先端部には、前記第 2 電極部と接続し且つ前記第 1 リード部と平行状であって、適宜寸法だけ偏倚して配置される先端電極片を有している。従って、溶融したダイボンディング剤が前記先端電極片の表面と半導体チップの第 2 電極部の表面との隙間に沿って広がる。他方、第 1 リード部の表面と第 1 電極部の表面の隙間に沿って広がる。そのときの前記先端電極片の個所での表面張力と第 1 リード部での表面張力が、当該半導体チップの平面視の面積の中心部を挟んで両側でバランスすることになり、溶融したダイボンディング剤の表面張力によるセルフアライメントにて、前記四角形の半導体チップは、その傾き姿勢が無くなるように自動的に修正されるとともに、当該半導体チップを回路基板の中心に正確に位置するように自動的に修正されるのである。

他方、第 3 の局面の発明の半導体チップを使用した半導体装置は、平面視略四角形状の結晶基板の片面に、当該結晶基板の一つ側辺の略中央

部に形成された１つの小さい領域の第１電極部と、該第１電極部と対峙し且つ結晶基板の他の３側辺に沿って伸びるように形成された大きい領域の第２電極部とを備えた半導体チップと、前記第１電極部及び第２電極部とにそれぞれ半田ペースト等の加熱溶融性のダイボンディング剤により接合される一対の外部接続用電極が表面に形成された回路基板とからなり、前記外部接続用電極は、前記第１電極部に接続する第１リード部を有する第１外部接続用電極と、前記第２電極部に接続する第２リード部を有する第２外部接続用電極とにより構成され、前記第１外部接続用電極における細巾の第１リード部は、前記結晶基板における１側辺と交差するように伸び、前記第２外部接続用電極における少なくとも一本の細巾に形成された第２リード部は、前記第１リード部が伸びる方向と反対向きに延び、且つ前記第１リード部が交差する前記１側辺と略平行な結晶基板の１側辺に対して交差するように伸びていることを特徴とするものである。

この第３の局面の発明によれば、平面視略四角形状の結晶基板の一つ側辺の略中央部に第１電極部が形成され、前記第１電極部と対峙し且つ結晶基板の他の３側辺に沿って伸びるように第２電極部が形成されるから、第１電極部と第２電極部とは、半導体チップの平面視において左右対称状に形成されることになる。前記第１電極部に合わさる第１リード部と第２電極部に合わさる第２リード部とが、互いに反対向きに伸びるから、半導体チップにおける相対向する平行状の２側辺と、前記各リード部との交差部においては、当該半導体チップの側辺に沿っても溶融ダイボンディング剤が広がると共に、各リード部の伸びる方向にも広がる。そのときの溶融したダイボンディング剤の表面張力が前記各リード部とそれに交差する半導体チップ（結晶基板）の側辺とに同時に作用するので、各１リード部の伸びる方向と、それに交差する結晶基板の側辺との交差角度が略９０度になるように自動的に姿勢変更されるというセルフアライメント現象が発生し、回路基板に対する半導体チップの搭載姿勢を整えることができるという効果を奏する。

前記各発明において、前記第 2 外部接続用電極の第 2 リード部には、その先端部に当該第 2 リード部の延びる方向と少なくとも交差する方向に伸びて前記第 2 電極部に接続する先端電極片を備えたものに構成すれば、この先端電極片により第 2 電極部との電氣的接合面積が増大すると共に、この部分（先端電極片）でも溶融ダイボンディング剤による表面張力で、前記セルフアライメントによる半導体チップの姿勢修正の効果を一層達成させることができる。

さらに、前記各発明において、前記第 2 外部接続用電極に第 3 リード部を連設し、この第 3 リード部は、前記結晶基板における前記第 2 リード部が交差する側辺と交差する側辺に対して略平行状に延び、且つ先端が当該側辺と交差して第 2 電極部に接触するように形成されている。つまり、第 3 リード部は、平面視 L 字状に形成されて、その基端が前記第 2 外部接続用電極に連設されており、この第 3 リード部の先端が第 2 リード部の延びる方向と交差するように、第 2 電極部に接触するものである。このよう構成すると、前記第 1 リード部及び第 2 リード部における前記セルフアライメントに加えて、これら両リード部が延びる方向に平行な結晶基板の側辺と第 3 リード部の先端部におけるセルフアライメントの作用・効果が付加されるから、そのセルフアライメントによる半導体チップの姿勢修正の効果がより向上するのである。

さらに、前記各発明において、前記第 1 リード部、第 2 リード部及び第 3 リード部の幅寸法を、前記結晶基板における相対向する各側辺の長さの 0.3 ～ 0.1 倍程度に設定すれば、溶融したダイボンディング剤が前記各リード部の長手方向に伸びる側縁に沿って広がり易くなり、前記セルフアライメントによる半導体チップの姿勢修正の効果を一層達成させることができる。

さらに、前記各発明において、前記半導体チップは発光素子であり、少なくとも前記半導体チップを、光透過性の合成樹脂製のモールド部にパッケージした構成として良い。この構成によれば、回路基板に対する発光素子の配置姿勢を整えることができ、発光素子からの光の発射

方向（光の指向性）のバラツキが無くなると共に、この半導体チップをパッケージするモールド部を、従来の場合よりも小さく、ひいては、半導体装置を小型・軽量化できるのである。

さらに、前記各発明において、レジスト膜を前記第１リード部、第２リード部及び第３リード部のうち半導体チップの外周寄り部位に形成すると、このレジスト膜により、リード部の長手方向に沿って半導体チップの外周より外側に流れるダイボンディング剤の流れをせき止めることになり、前記電氣的接触不良の発生を確実に防止できる。

また、レジスト剤を光反射率の高い白色等の色にしておけば、発光素子から回路基板の表面方向に発射された光が前記レジスト剤にて反射され、効率の良いチップ型発光ダイオードを提供することができるという効果を奏する。

図面の簡単な説明

図１（ａ）は本発明に適用にする第１実施形態の発光ダイオードチップの上面図、図１（ｂ）は図１（ａ）のⅠb-Ⅰb線矢視断面図である。

図２は第１実施形態のチップ型ＬＥＤを示す斜視図である。

図３は第１実施形態のチップ型ＬＥＤを示す平面図である。

図４は図２及び図３のⅣ-Ⅳ線矢視断面図である。

図５は図２及び図３のⅤ-Ⅴ線矢視断面図である。

図６（ａ）は第１実施形態において回路基板に発光ダイオードチップを載せた状態を示す平面図、図６（ｂ）はダイボンディング剤が凝固して発光ダイオードチップの姿勢が保持された状態を示す平面図である。

図７（ａ）は第２実施形態におけるレジスト膜の配置を示す平面図、図７（ｂ）はダイボンディング剤が凝固して発光ダイオードチップの姿勢が保持された状態を示す平面図である。

図８（ａ）は第３実施形態において回路基板に発光ダイオードチップを載せた状態を示す平面図、図８（ｂ）はダイボンディング剤が凝固して発光ダイオードチップの姿勢が保持された状態を示す平面図である。

図 9 (a) は第 4 実施形態におけるレジスト膜の配置を示す平面図、図 9 (b) はダイボンディング剤が凝固して発光ダイオードチップの姿勢が保持された状態を示す平面図である。

図 10 (a) は第 5 実施形態において回路基板に発光ダイオードチップを載せた状態を示す平面図、図 10 (b) はダイボンディング剤が凝固して発光ダイオードチップの姿勢が保持された状態を示す平面図である。

図 11 (a) は第 6 実施形態におけるレジスト膜の配置を示す平面図、図 11 (b) はダイボンディング剤が凝固して発光ダイオードチップの姿勢が保持された状態を示す平面図である。

図 12 は第 7 実施形態におけるダイボンディング剤が凝固して発光ダイオードチップの姿勢が保持された状態を示す平面図である。

発明を実施するための形態

以下、本発明の実施のための好ましい形態を、半導体装置の一例としてのチップ型 LED に適用した場合の図面について説明する。図 1 ～図 6 は、第 1 の実施の形態を示す。チップ型 LED は、絶縁基板からなる回路基板 10 の表面に半導体チップの一例としての発光ダイオードチップ 1 をマウントし、該発光ダイオードチップ 1 の全体を覆うように、回路基板 10 の表面側に透光性の合成樹脂製のモールド部 19 を設けたものである (図 2 参照)。

前記マウントに際しては、絶縁基板からなる平面視四角形状 (正方形及び長方形を含む、以下同じ) の回路基板 10 の表面に形成された第 1 外部接続用電極 13 と第 2 外部接続用電極 14 とに、半田ペースト等の加熱溶融性のダイボンディング剤を塗布した後、これらに図 1 の状態から上下反転させた半導体チップの第 1 電極部 2 及び第 2 電極部 3 をそれぞれ対応させて合わせようとして載せて加熱した後、前記ダイボンディング剤の凝固にて半導体チップが位置固定されて、電氣的に接続させるものである (図 4 参照)。

図 1 (a) 及び図 1 (b) に示す半導体チップの 1 例としての発光ダイオードチップ（発光素子）1 の構成は従来例（前述）と略同じである。即ち、透明なサファイアを用いた平面視四角形状（正方形及び長方形を含む以下同じ）の結晶基板 1 a から上へ順に GaN バッファ層 1 b、n 型 GaN 層 1 c、InGa_N 活性層 1 d、p 型 AlGa_N 層 1 e、及び p 型 GaN 層 1 f であってダブルヘテロ構造をなす。

前記 n 型 GaN 層 1 c の 1 つの角部の上面はエッチングにより段差状に除去され、この除去された部分に Ti 及び Au の積層膜とその上に Ni と Au の積層膜とを重ねた n 側電極である第 1 電極部 2 が蒸着法によって形成されている。また、前記エッチングによる除去部分を除いた部分、即ち、前記第 1 電極部 2 が位置する角部に対して対角線上に位置する他の角部を含み且つ当該他の角部を挟む結晶基板 1 a の 2 側辺に沿って延びるように形成された最上層の p 型 GaN 層 1 f の上面には、Ni と Au の積層膜からなる p 型電極である第 2 電極部 3 が蒸着法によって形成されている。従って、第 1 電極部 2 は前記 1 つの角部に小さい領域で例えば平面視略 5 角形状に形成される一方、第 2 電極部 3 は、前記第 1 電極部 2 と平面視で略 L 状の隙間 4 を隔てて配置される大きい面積（領域）の略 L 状に形成されている（図 1 (a) 参照）。

他方、チップ型の回路基板 1 0 は、図 2 及び図 3 に示すように、ガラスエポキシ等の電気絶縁性の平面視略四角形状の基板からなる。回路基板 1 0 には、相対峙する一对の側辺に、金属膜による一对の端子電極 1 1、1 2 が形成されている。なお、前記両端子電極 1 1、1 2 は、回路基板 1 0 の上面から端面及び下面にわたるように延びている。

回路基板 1 0 の表面（上面）には、前記端子電極 1 1 に電氣的に接続される第 1 外部接続用電極 1 3 と、端子電極 1 2 に電氣的に接続される第 2 外部接続用電極 1 4 とが同じく金属膜によりパターン形成されている。

そして、図 2 及び図 3 に示されているように、前記第 1 外部接続用電極 1 3 は、その基端が前記端子電極 1 1 に連設された 1 本の第 1 リード

部 1 5 を有する。該第 1 リード部 1 5 は回路基板 1 0 の長手方向に伸びる側縁 1 0 a, 1 0 b と平行状に形成されている。第 1 リード部 1 5 の先端部は前記発光ダイオードチップ 1 における第 1 電極部 2 と平面視で重なるように配置される。

第 2 外部接続用電極 1 4 は、前記他方の端子電極 1 2 に基端が各々連設された複数本の第 2 リード部 1 6 a, 1 6 b と、平面視 L 字状の第 3 リード部 1 7 とを有する。第 2 リード部 1 6 a, 1 6 b 及び第 3 リード部 1 7 も、回路基板 1 0 の長手方向に伸びる側縁 1 0 a, 1 0 b と平行状に形成されており、且つ第 1 リード部 1 5 に対して少なくとも 1 本の第 2 リード部（実施例では、第 2 リード部 1 6 b）及び第 3 リード部 1 7 が、それぞれ直線状に並ばないように、適宜寸法 H 1、H 2 だけ偏倚されている（図 3 参照）。そして、前記第 2 リード部 1 6 a, 1 6 b 及び第 3 リード部 1 7 の各先端部は前記発光ダイオードチップ 1 における第 2 電極部 3 と平面視で重なるように配置されている。

また、前記第 1 リード部 1 5、第 2 リード部 1 6 a, 1 6 b 及び第 3 リード部 1 7 の幅寸法 H 3 は、発光ダイオードチップ 1 の結晶基板 1 a の 1 側辺の長さの略 0.3 ～0.1 倍程度の細幅であって、端子電極 1 1 及び端子電極 1 2 の表面側と一体的にパターン形成されたものである。

そして、前記発光ダイオードチップ 1 における第 1 電極部 2 及び第 2 電極部 3 の各上面を下向きに反転させ、この第 1 電極部 2 及び第 2 電極部 3 を、チップ型の回路基板 1 0 の表面に形成された第 1 外部接続用電極 1 3 における第 1 リード部 1 5 と第 2 外部接続用電極 1 4 における第 2 リード部 1 6 a, 1 6 b 及び第 3 リード部 1 7 に対して、半田ペースト等の加熱溶融性のダイボンディング剤 2 0 により接続固定するように構成されている。

その場合、第 1 実施形態では、第 1 リード部 1 5、第 2 リード部 1 6 a, 1 6 b 及び第 3 リード部 1 7 の各先端部近傍の表面に、図 6 (a) でハッチングの位置で示すように、前記半田ペースト等の加熱溶融性のダイボンディング剤 2 0 を塗着する。次いで、このダイボンディング剤

20の上に、発光ダイオードチップ1を第1電極部2及び第2電極部3が下向きになるように反転させて載せ、その状態で半田等の溶融点以上の温度に加熱した後、冷却してダイボンディング剤20を凝固させる。

前記第1リード部15の上面の先端部上に前記第1電極部2が位置し、且つ第2リード部16a, 16b及び第3リード部17の各上面の先端部が第2電極部3上に重なるように、発光ダイオードチップ1を配置する。この発光ダイオードチップ1（結晶基板1a）を平面視で見たとき、図2に示すごとく、結晶基板1aの4側辺を、第1側辺1a1、第2側辺1a2、第3側辺1a3、第4側辺1a4とすると、図6（a）に示すように、平面視において、前記第1リード部15は、平面視四角形の発光ダイオードチップ1（結晶基板1a）の第1側辺1a1と交差するように伸びる。また、第2リード部16a, 16bは、前記発光ダイオードチップ1（結晶基板1a）の第3側辺1a3と交差するように伸びる。他方、第3リード部17の基端側は、結晶基板1aの第4側辺1a4と平行状で且つ当該第4側辺1a4より外に位置し、第3リード部17の先端部17a（L字状に屈曲した部分）が前記第4側辺1a4と交差するように伸びている。

そして、上述のように、発光ダイオードチップ1を回路基板の上面に載せるときに、図6（a）に二点鎖線で示すように、回路基板10の一对の側縁10a, 10bに対して、発光ダイオードチップ1における第1側辺1a1及び第4側辺1a4が非平行状に傾いた状態、或いは、発光ダイオードチップ1が前記回路基板10の表面の中心からずれた位置に載せられている場合に、加熱溶融した半田（ダイボンディング剤）20における表面張力が、各リード部15、16a, 16b, 17aと発光ダイオードチップ1の各側辺1a1, 1a3, 1a4との交差部に同時に作用するから、この表面張力によるセルフアライメント現象にて、平面視四角形の発光ダイオードチップ1は、前記第1リード部15の伸びる方向と発光ダイオードチップ1の第1側辺1a1の交差角度が平面

視で略90度になり、同様に、第2リード部16a, 16bの伸びる方向と第3側辺1a3との交差角度が平面視で略90度となり、さらに、第3リード部17の先端部17aの伸びる方向と第4側辺1a4との交差角度が平面視で略90度となるように、姿勢の向きが自動的に修正される(図6(b)参照)。実施形態では、前記第1リード部15及び第2リード部16a, 16bの伸びる方向が回路基板10の一对の側縁10a(10b)と平行状に形成されているから、四角形の発光ダイオードチップ1の第1側辺1a1と回路基板10の側縁10aとが平行状になるように姿勢修正されるのである。

そして、前記発光ダイオードチップ1は、前記のように修正された姿勢のままで、溶融半田の凝固にて固定される。前記図2～図6において、第3リード部17を省略した実施の形態であっても良い。

なお、図6(a)の実施形態では、第1リード部15の先端部(第1電極部2との接合部の位置)及び第1リード部15の伸びる線が、発光ダイオードチップ1(結晶基板1a)の平面視の面積の中心から大きく離れている一方、第2リード部16bの伸びる線及び第3リード部17の先端部17aの伸びる線は発光ダイオードチップ1の平面視の面積の中心に近い。したがって、溶融したダイボンディング剤20による表面張力が作用するモーメント力(半導体チップをその中心点回りに回動させる力)は、第1リード部15側で大きくなるので、前記第1リード部15及び第2リード部16bの伸びる方向と交差する結晶基板の2つの相対向する側辺(第1側辺1a1と第3側辺1a3と)が、前記両リード部の伸びる方向に対して直交しない非平行の向き姿勢(傾き姿勢)で載せられた場合にも、前記第1リード部15及び第2リード部16a, 16bの伸びる方向と、それに交差する結晶基板1aの2つの相対向する側辺(第1側辺1a1と第3側辺1a3と)との交差角度が略90度になるように自動的に姿勢変更されるとともに、当該発光ダイオードチップ1が回路基板10の表面積における中心に正確に位置するように自動的に修正される作用が強くなると考えられる。

図 7 (a) 及び図 7 (b) で示す第 2 実施形態では、前記第 1 リード部 15、第 2 リード部 16a、16b 及び第 3 リード部 17 の表面（上面）と回路基板 10 の表面のうち、発光ダイオードチップ 1 の外周寄り部位、換言すると、各リード部の基端側（端子電極 11、12 に近い側）にレジスト膜 21 を塗着して覆った後、第 1 リード部 15、第 2 リード部 16a、16b 及び第 3 リード部 17 の各先端部近傍の表面に、図 7 (a) でハッチングの位置で示すように、前記半田等の加熱溶解性のダイボンディング剤 20 を塗着する。

前記各リード部 15、16a、16b、17 の上面に塗着された半田（ダイボンディング剤）20 が溶融したとき、例えば、前記各リード部 15、16a、16b、17 の基端側に塗着量が多くて、その方向（基端側）に溶融半田（ダイボンディング剤）20 が引かれて、第 1 電極部 2 及び第 2 電極部 3 から、前記溶融半田が外れた位置まで移動してしまうと、各リード部と電極部との電氣的接合不良が発生する。しかし、上述のような位置にレジスト膜 21 を形成しておけば、当該レジスト膜 21 に邪魔されて、各リード部の伸びる方向に沿っての溶融半田の移動が阻止されるから、前記セルフアライメントによる効果による姿勢修正の作用が向上すると共に、電氣的接合不良も防止できる。この溶融ダイボンディング剤 20 の移動を阻止するためには、各リード部だけにレジスト膜 21 を塗着するのみで良い。さらに、レジスト膜 21 を白色等、光反射率の高い色のものを使用した場合、発光ダイオードチップ 1 から発射された光が、回路基板 10 の表面側であるレジスト膜 21 にて反射される効率が高くなり、発光ダイオードチップの光効率が向上するという効果も奏する。

図 8 (a)、図 8 (b) に示す第 3 実施形態では、第 1 外部接続用電極 13 としての第 1 リード部 15 は前記第 1、第 2 実施形態と同じ位置及び形状であるが、第 2 外部接続用電極 14 としての第 2 リード部 22 は 1 本であり、且つ第 1 リード部 15 と第 2 リード部 22 とは適宜寸法 H4 だけ偏倚している。さらに、第 2 リード部 22 の先端部は、平面視

でL字状等で少なくとも第2リード部22の基端が伸びる方向と交差する方向に伸びるように先端電極片23が一体的に形成されているものである。

前記第1リード部15の先端部と、第2リード部22とその各先端電極部23の近傍の表面に、図8(a)でハッチングの位置で示すように、前記半田ペースト等の加熱溶融性のダイボンディング剤20を塗着する。次いで、このダイボンディング剤20の上に、発光ダイオードチップ1を第1電極部2及び第2電極部3が下向きになるように反転させて載せ、その状態で半田等の溶融点以上の温度に加熱した後、冷却してダイボンディング剤20を凝固させる。

その場合に、図8(a)に二点鎖線で示すように、回路基板10の一对の側縁10a, 10bに対して、発光ダイオードチップ1における第1側辺1a1及び第4側辺1a4が非平行状に傾いた状態、或いは、発光ダイオードチップ1が前記回路基板10の表面の中心からずれた位置に載せられている場合であっても、加熱溶融した半田(ダイボンディング剤)20における表面張力が、各リード部15、22と発光ダイオードチップ1の各側辺1a1, 1a3との交差部に同時に作用するから、この表面張力によるセルフアライメント現象にて、平面視四角形の発光ダイオードチップ1は、前記第1リード部15の伸びる方向と発光ダイオードチップ1の第1側辺1a1の交差角度が平面視で略90度になり、同様に、第2リード部22の伸びる方向と第3側辺1a3との交差角度が平面視で略90度となるように、姿勢の向きが自動的に修正される(図8(b)参照)。また、第2リード部22における先端電極片23の存在により、第2電極部3との電氣的接合が良好となる。

図9(a)及び図9(b)に示す第4実施形態は、前記第3実施形態の形態のリード部15、22と回路基板10の表面とに対して発光ダイオードチップ1の外周寄り部位にレジスト膜21を塗着形成した場合であって、第3実施形態による作用・効果に加えて、第2実施形態(図7(a)及び図7(b)参照)と同様の作用・効果を奏することができる。

。

図 10 (a) 及び図 10 (b) に示す第 5 実施形態は、前記第 3 実施形態の形態の第 1 リード部 15 に対して第 2 リード部 22 の基部は平面視で略同一直線上に配置されている。そして、この第 2 リード部 22 の先端部には、当該第 2 リード部 22 の基部が延びる方向と略直交する方向に延びる第 1 先端電極片 23 a と、該第 1 先端電極片 23 a と平面視で略直交する方向に延びる第 2 先端電極片 23 b とが一体的にパターン形成されており、且つ第 2 先端電極片 23 b は、前記第 1 リード部 15 と適宜寸法 H 5 だけ偏倚している。また、前記第 1 先端電極片 23 a 及び第 2 先端電極片 23 b は 発光ダイオードチップ 1 (結晶基板 1 a) の第 2 電極部 3 に接続する (重なる) 位置に形成されているものである。

。

このように構成することにより、第 1 リード部 15 の先端部と、第 2 リード部 22 と、その第 1 先端電極片 23 a 及び第 2 先端電極片 23 b の表面に、図 10 (a) でハッチングの位置で示すように、前記半田ペースト等の加熱溶融性のダイボンディング剤 20 を塗着する。次いで、このダイボンディング剤 20 の上に、発光ダイオードチップ 1 を第 1 電極部 2 及び第 2 電極部 3 が下向きになるように反転させて載せ、その状態で半田等の溶融点以上の温度に加熱した後、冷却してダイボンディング剤 20 を凝固させる。

その場合に、図 10 (a) に二点鎖線で示すように、回路基板 10 の一対の側縁 10 a, 10 b に対して、発光ダイオードチップ 1 における第 1 側辺 1 a 1 及び第 4 側辺 1 a 4 が非平行状に傾いた状態、或いは、発光ダイオードチップ 1 が前記回路基板 10 の表面の中心からずれた位置に載せられている場合であっても、加熱溶融した半田 (ダイボンディング剤) 20 における表面張力が、各リード部 15、22 と発光ダイオードチップ 1 の各側辺 1 a 1, 1 a 3 との交差部に同時に作用すると共に第 1 先端電極片 23 a 及び第 2 先端電極片 23 b の表面と第 2 電極部の表面との隙間にも同時に作用するから、これらの表面張力によるセル

フラリメント現象にて、平面視四角形の発光ダイオードチップ 1 は、前記第 1 リード部 1 5 の伸びる方向と発光ダイオードチップ 1 の第 1 側辺 1 a 1 の交差角度が平面視で略 90 度になり、同様に、第 2 リード部 2 2 の伸びる方向と第 3 側辺 1 a 3 との交差角度が平面視で略 90 度となるように、姿勢の向きに自動的に修正される（図 8（b）参照）。また、第 2 リード部 2 2 における第 1 先端電極片 2 3 a 及び第 2 先端電極片 2 3 b の存在により、第 2 電極部 3 との電氣的接合が良好となる。

図 1 1（a）及び図 1 1（b）に示す第 6 実施形態は、前記第 5 実施形態のリード部 1 5、2 2 と回路基板 1 0 の表面とに対して発光ダイオードチップ 1 の外周寄り部位にレジスト膜 2 1 を塗着形成した場合であって、第 5 実施形態による作用・効果に加えて、第 2 実施形態（図 7（a）及び図 7（b）参照）と同様の作用・効果を奏することができる。

図 1 2 に示す第 7 実施形態では、発光ダイオードチップ 1 における平面視略四角形状の結晶基板 1 a の片面に形成された第 1 電極部 2 は、当該結晶基板の一つ側辺寄りの略中央部に形成された 1 つの小さい領域のものであり、第 2 電極部 3 は、前記第 1 電極部 2 と対峙し、且つ結晶基板 1 a の他の 3 側辺に沿って伸びるように形成された大きい領域のものであって、図 1 2 において左右対称形状となる。回路基板 1 0 の表面には、前記第 1 電極部 2 及び第 2 電極部 3 とにそれぞれ半田ペースト等の加熱溶融性のダイボンディング剤 2 0 により接合される第 1 外部接続用電極 1 2 と第 2 外部接続用電極 1 3 とが次に述べるようにパターン形成され、回路基板 1 0 の両端の端子電極 1 1、1 2 にそれぞれ一体的に連設されている。

そして、前記第 1 外部接続用電極 1 1 には、前記結晶基板 1 a における 1 側辺と交差するように伸びる細巾の第 1 リード部 2 4 を一体的に設け、前記第 2 外部接続用電極 1 2 には、前記第 1 リード部 2 4 が伸びる方向と反対向きに延び、且つ前記第 1 リード部 2 4 が交差する 1 側辺と略平行な結晶基板 1 a の 1 側辺と交差するように伸びる一本の第 2 リー

ド部 2 5 を設け、この第 2 リード部 2 5 の先端には、前記第 2 電極部 3 に接合できる先端電極片 2 5 a が一体的に形成されているものである。

本実施形態では、発光ダイオードチップ 1 における第 1 電極部 2 及び第 2 電極部 3 が左右対称形状であると共に、第 1 リード部 2 4 と第 2 リード部 2 5 が同一直線上に延びているから、加熱溶融した半田における表面張力が第 1 リード部 2 4 と第 2 リード部 2 5 との伸びる方向とそれらに交差する発光ダイオードチップ 1（結晶基板 1 a）の相対峙する 2 つの側辺に沿う方向とに同時且つ略同じ強さで（略均等に）作用する。従って、発光ダイオードチップ 1 における各側面が回路基板 1 0 における左右側縁 1 0 a, 1 0 b に対して非平行の向き姿勢で載せられているか、或いは、発光ダイオードチップ 1 が前記回路基板 1 0 の表面の中心からずれた位置に載せられている場合にも、前記表面張力によるセルフアライメント作用にて、前記四角形の発光ダイオードチップ 1 は、その各側面が四角形の回路基板 1 0 における各側縁と平行又は略平行になる姿勢の向きに自動的に修正されるとともに、当該発光ダイオードチップ 1 が回路基板 1 0 の表面積の中心に正確に位置するように自動的に修正されることになる。

そして、前記発光ダイオードチップ 1 は、前記のように修正された姿勢のままで、溶融半田の凝固にて固定される。

前記各実施形態において、本発明者達の実験によると、加熱溶融した半田における表面張力のセルフアライメントによる前記した自動的な修正は、各リード部の幅寸法を、前記発光ダイオードチップ 1 における四角形の各辺の長さ寸法の 0.1 ～0.3 倍程度にしたとき、確実に達成できるのであり、導電性ペースト等の半田ペースト以外の熱溶融性のダイボンディング剤についても同様であった。

つまり、前記各実施形態のように構成することにより、回路基板 1 0 に対する発光ダイオードチップ 1 のダイボンディングに際して、ダイボンディング時におけるセルフアライメントにより、回路基板 1 0 におけ

る各リード部の伸びる方向と発光ダイオードチップ１の一对の側面とが略平行になるように、姿勢修正できるからこの発光ダイオードチップ１をパッケージするモールド部１９及び回路基板１０における幅寸法を、従来の場合よりも小さくでき、ひいては、チップ型ＬＥＤを小型・軽量化できるとともに、発光ダイオードチップ１からの発射される光の指向性のバラ付きを小さくできるのである。

前記実施の形態は、発光ダイオードチップを使用したチップ型ＬＥＤに適用した場合であったが、本発明は、このチップ型ＬＥＤに限らず、ダイオード又はトランジスター等の他の半導体装置にも適用できることはいうまでもない。

請求の範囲

1. 平面視略四角形状の結晶基板の片面に、当該結晶基板の一つの角部に形成された1つの小さい領域の第1電極部と、該第1電極部と対峙し且つ前記1つの角部に対して対角線上に位置する他の角部を含み、当該他の角部を挟む結晶基板の2側辺に沿って伸びるように形成された大きい領域の第2電極部とを備えた半導体チップと、

前記第1電極部及び第2電極部とにそれぞれ半田ペースト等の加熱溶解性のダイボンディング剤により接合される一対の外部接続用電極が表面に形成された回路基板とからなり、

前記外部接続用電極は、前記第1電極部に接続する第1リード部を有する第1外部接続用電極と、前記第2電極部に接続する第2リード部を有する第2外部接続用電極とにより構成され、

前記第1外部接続用電極における細巾の第1リード部は、前記結晶基板における1側辺と交差するように伸び、

前記第2外部接続用電極における少なくとも一本の細巾に形成された第2リード部は、前記第1リード部が伸びる方向と反対向きに延び、且つ前記第1リード部が交差する前記1側辺と略平行な結晶基板の1側辺に対して交差するように伸びており、

前記第1リード部及び第2リード部は、互いに適宜寸法だけ偏倚して配置されていることを特徴とする半導体チップを使用した半導体装置。

2. 平面視略四角形状の結晶基板の片面に、当該結晶基板の一つの角部に形成された1つの小さい領域の第1電極部と、該第1電極部と対峙し且つ前記1つの角部に対して対角線上に位置する他の角部を含み、当該他の角部を挟む結晶基板の2側辺に沿って伸びるように形成された大きい領域の第2電極部とを備えた半導体チップと、

前記第1電極部及び第2電極部とにそれぞれ半田ペースト等の加熱溶解性のダイボンディング剤により接合される一対の外部接続用電極が表

面に形成された回路基板とからなり、

前記外部接続用電極は、前記第 1 電極部に接続する第 1 リード部を有する第 1 外部接続用電極と、前記第 2 電極部に接続する第 2 リード部を有する第 2 外部接続用電極とにより構成され、

前記第 1 外部接続用電極における細巾の第 1 リード部は、前記結晶基板における 1 側辺と交差するように伸び、

前記第 2 外部接続用電極における少なくとも一本の細巾に形成された第 2 リード部は、前記第 1 リード部が伸びる方向と反対向きに延び、且つ前記第 1 リード部が交差する前記 1 側辺と略平行な結晶基板の 1 側辺に対して交差するように伸びており、

前記第 2 リード部の先端部には前記第 2 電極部と接続し、且つ前記第 1 リード部と平行状であって、適宜寸法だけ偏倚して配置される先端電極片を有していることを特徴とする半導体チップを使用した半導体装置。

3. 平面視略四角形状の結晶基板の片面に、当該結晶基板の一つ側辺の略中央部に形成された 1 つの小さい領域の第 1 電極部と、該第 1 電極部と対峙し且つ結晶基板の他の 3 側辺に沿って伸びるように形成された大きい領域の第 2 電極部とを備えた半導体チップと、

前記第 1 電極部及び第 2 電極部とにそれぞれ半田ペースト等の加熱溶解性のダイボンディング剤により接合される一対の外部接続用電極が表面に形成された回路基板とからなり、

前記外部接続用電極は、前記第 1 電極部に接続する第 1 リード部を有する第 1 外部接続用電極と、前記第 2 電極部に接続する第 2 リード部を有する第 2 外部接続用電極とにより構成され、

前記第 1 外部接続用電極における細巾の第 1 リード部は、前記結晶基板における 1 側辺と交差するように伸び、

前記第 2 外部接続用電極における少なくとも一本の細巾に形成された第 2 リード部は、前記第 1 リード部が伸びる方向と反対向きに延び、且つ前記第 1 リード部が交差する前記 1 側辺と略平行な結晶基板の 1 側辺

に対して交差するように伸びていることを特徴とする半導体チップを使用した半導体装置。

4. 前記第2外部接続用電極の第2リード部には、その先端部に当該第2リード部の延びる方向と少なくとも交差する方向に伸びて前記第2電極部に接続する先端電極片を備えたことを特徴とする請求の範囲第1項乃至第3項のいずれかに記載の半導体チップを使用した半導体装置。

5. 前記第2外部接続用電極に第3リード部を連設し、該第3リード部は、前記結晶基板における前記第2リード部が交差する側辺と交差する側辺に対して略平行状に延び、且つ先端が当該側辺と交差して第2電極部に接触するように形成されていることを特徴とする請求の範囲第1項または第2項のいずれかに記載の半導体チップを使用した半導体装置。

6. 前記第1リード部、第2リード部及び第3リード部の幅寸法は、前記結晶基板における相対向する各側辺の長さの0.3～0.1倍程度に設定されていることを特徴とする請求の範囲第5項に記載の半導体チップを使用した半導体装置。

7. 前記半導体チップは、発光素子であり、少なくとも前記半導体チップを、光透過性の合成樹脂製のモールド部にてパッケージしたことを特徴とする請求の範囲第1項乃至第3項のいずれかに記載の半導体チップを使用した半導体装置。

8. レジスト膜を前記第1リード部、第2リード部及び第3リード部のうち半導体チップの外周寄り部位に形成したことを特徴とする請求の範囲第1項乃至第3項のいずれかに記載の半導体チップを使用した半導体装置。

Fig.1

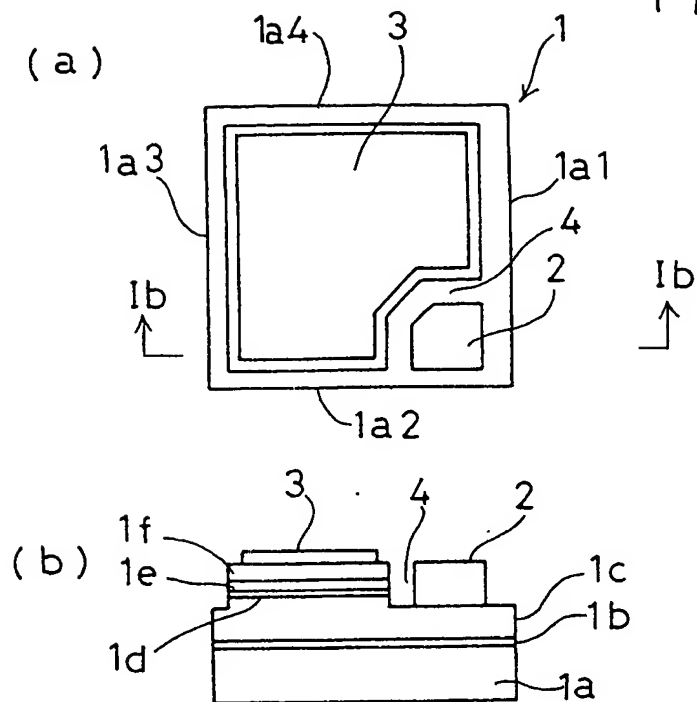


Fig.2

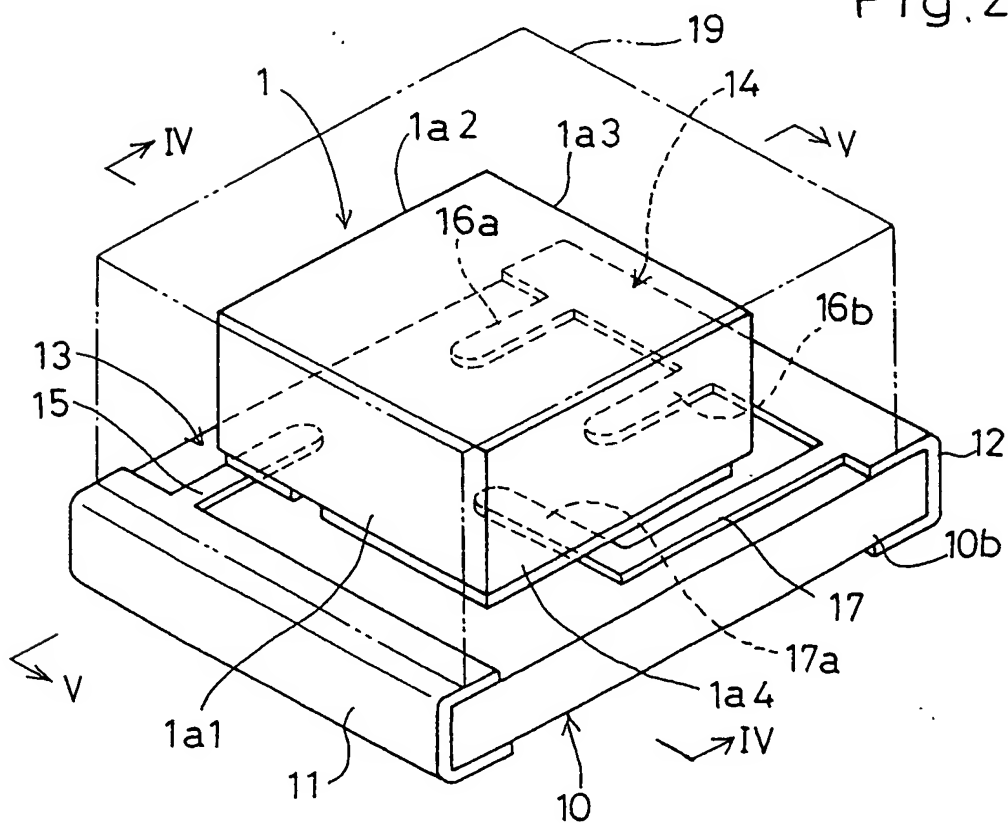


Fig.5

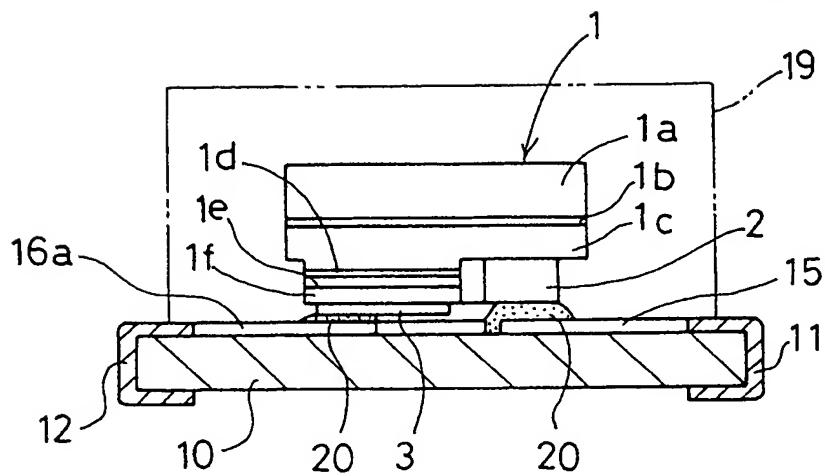


Fig.6

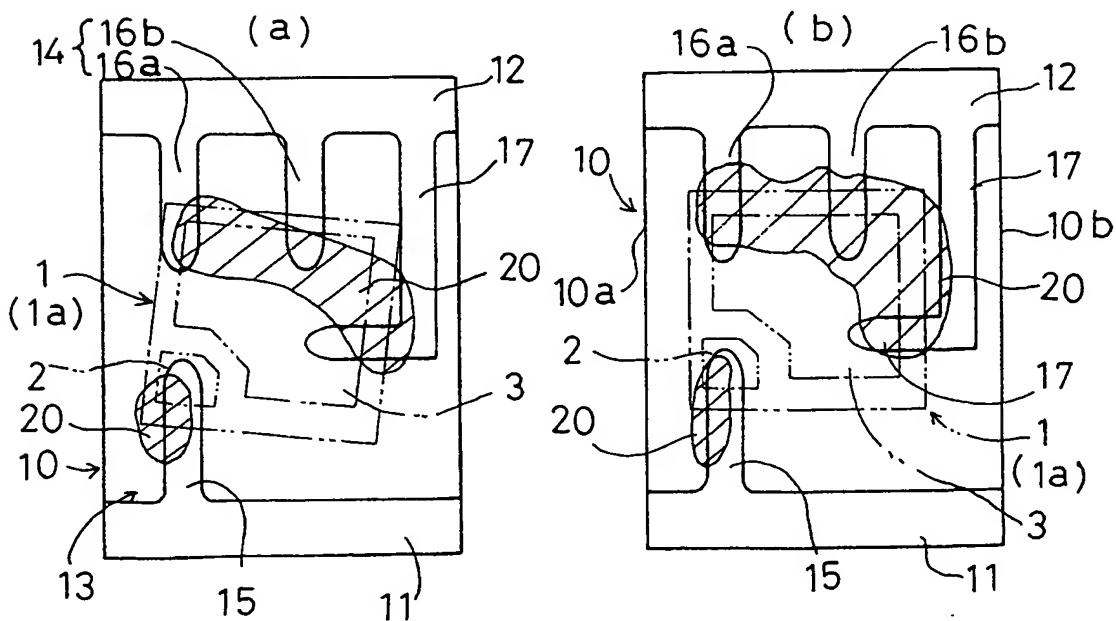


Fig.7

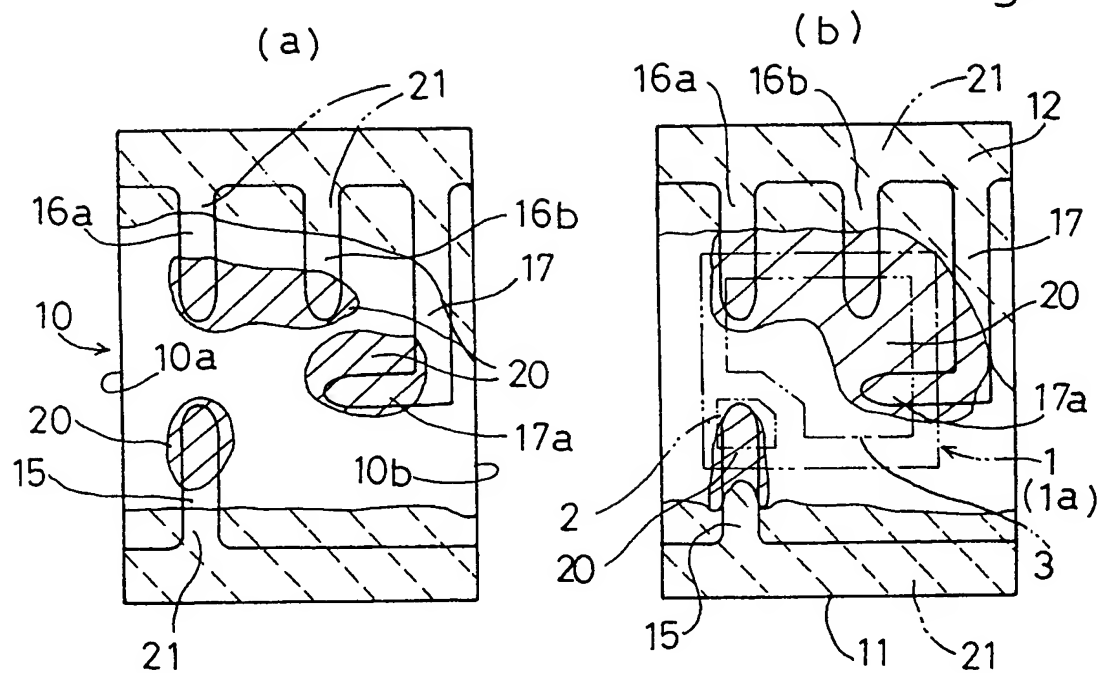


Fig.8

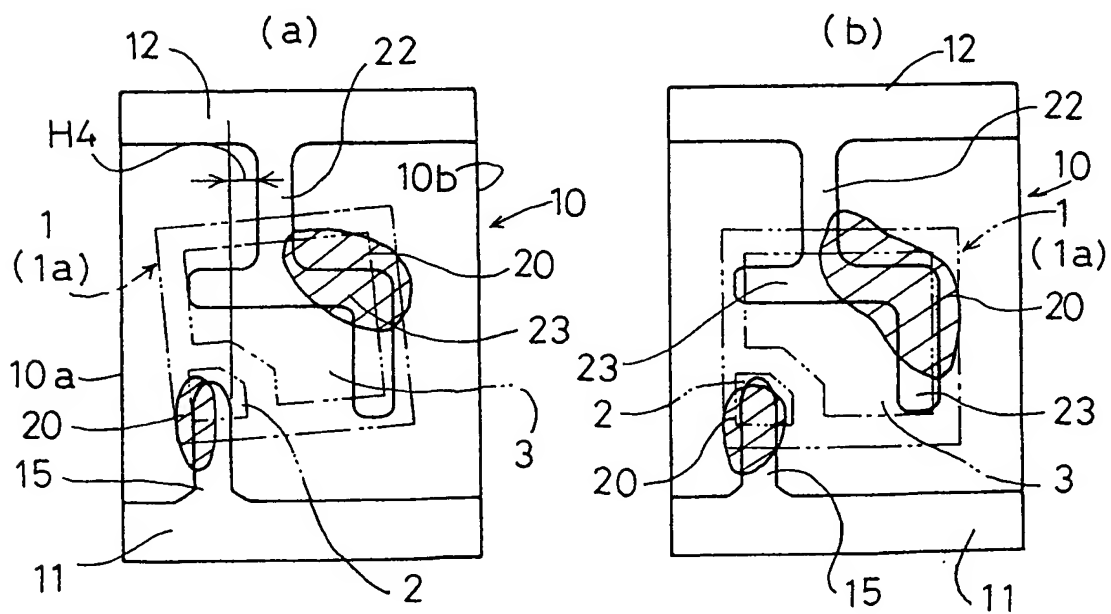


Fig.9

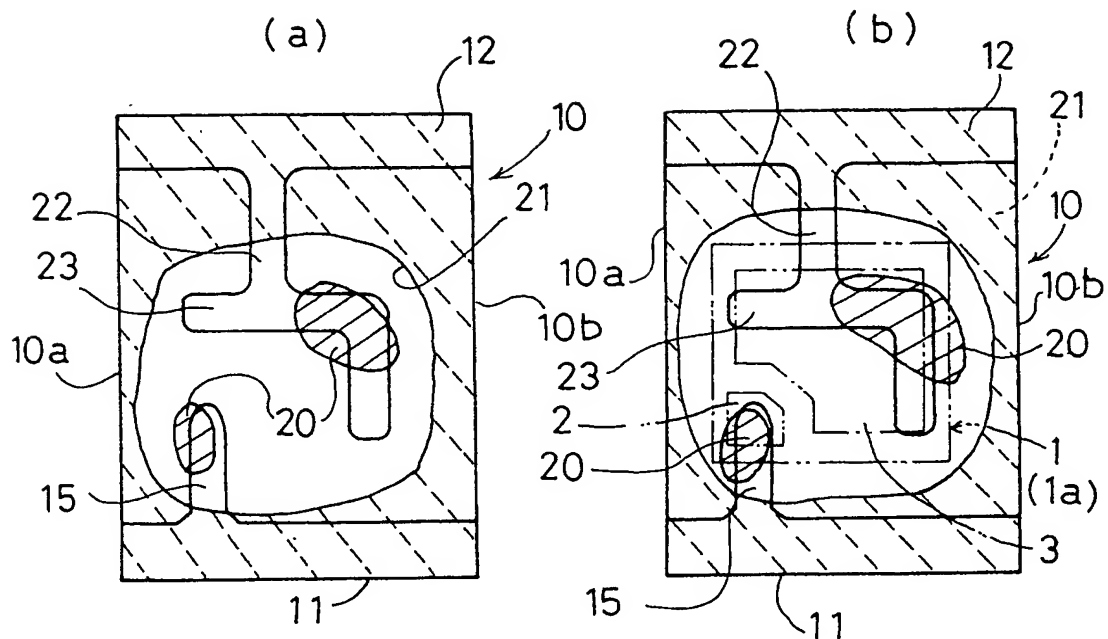


Fig.10

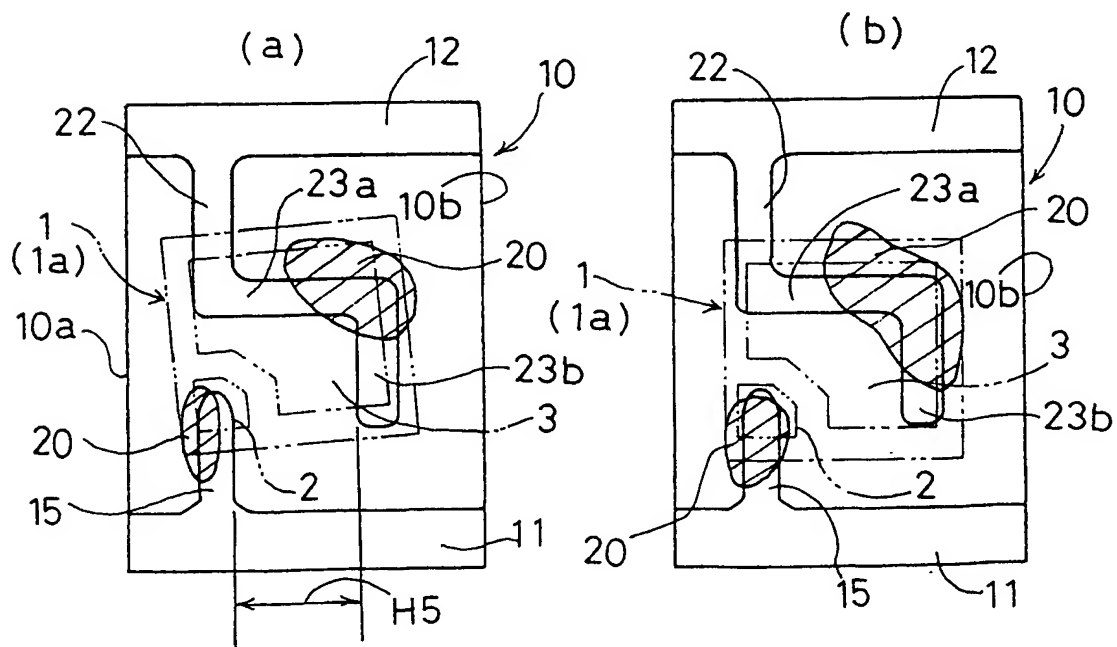


Fig.11

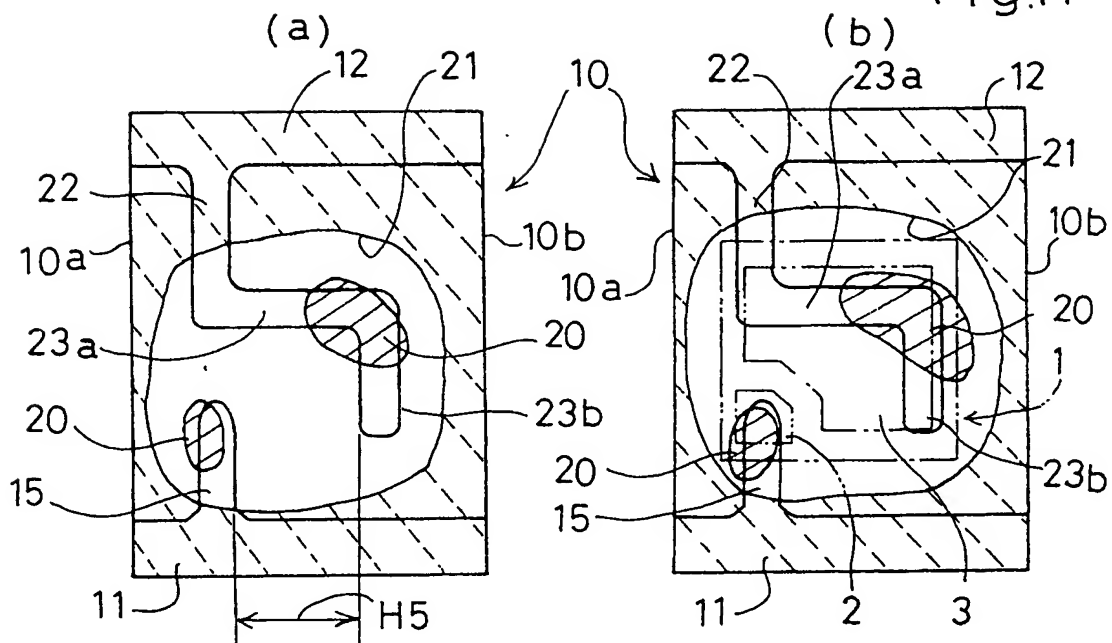
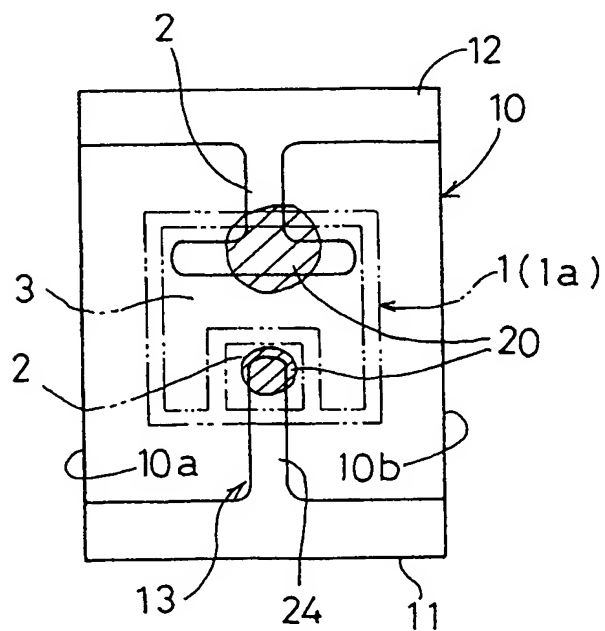


Fig 12



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP03/04821A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H01L33/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H01L33/00Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2003
Kokai Jitsuyo Shinan Koho 1971-2003 Jitsuyo Shinan Toroku Koho 1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2002-94123 A (Citizen Electronics Co., Ltd.), 29 March, 2002 (29.03.02), Full text; all drawings (Family: none)	1-3, 7 4, 6, 8
Y	JP 11-168235 A (Toyoda Gosei Co., Ltd.), 22 June, 1999 (22.06.99), Full text; all drawings (Family: none)	1-4, 6-8
Y	JP 2001-223391 A (Nichia Chemical Industries, Ltd.), 17 August, 2001 (17.08.01), Full text; all drawings (Family: none)	1-4, 6-8

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:
 "A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier document but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
09 July, 2003 (09.07.03)Date of mailing of the international search report
22 July, 2003 (22.07.03)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/04821

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-298216 A (Matsushita Electric Industrial Co., Ltd.), 26 October, 2001 (26.10.01), Full text; all drawings (Family: none)	1-8
A	JP 11-121797 A (Matsushita Electronics Corp.), 30 April, 1999 (30.04.99), Full text; all drawings (Family: none)	1-8
A	JP 2001-36147 A (Nichia Chemical Industries, Ltd.), 09 February, 2001 (09.02.01), Full text; all drawings (Family: none)	1-8

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H 0 1 L 3 3 / 0 0

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H 0 1 L 3 3 / 0 0

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公案 1922-1996年
 日本国公開実用新案公報 1971-2003年
 日本国登録実用新案公報 1994-2003年
 日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 2002-94123 A(株式会社シチズン電子), 2002. 03. 29, 全文, 全図(ファミリーなし)	1-3, 7 4, 6, 8
Y	JP 11-168235 A(豊田合成株式会社), 1999. 06. 22, 全文, 全図(ファミリーなし)	1-4, 6-8
Y	JP 2001-223391 A(日亜化学工業株式会社), 2001. 08. 17, 全文, 全図(ファミリーなし)	1-4, 6-8

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

09. 07. 03

国際調査報告の発送日

22.07.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
 郵便番号 100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

吉野 三寛



2K

9010

電話番号 03-3581-1101 内線 3253

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2001-298216 A(松下電器産業株式会社), 2001. 10. 26, 全文, 全図(ファミリーなし)	1-8
A	JP 11-121797 A(松下電子工業株式会社), 1999. 04. 30, 全文, 全図(ファミリーなし)	1-8
A	JP 2001-36147 A(日亜化学工業株式会社), 2001. 02. 09, 全文, 全図(ファミリーなし)	1-8